

PATENT  
0465-1043P

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant: KIM, Eung Tae Conf.:  
Appl. No.: NEW Group:  
Filed: July 30, 2003 Examiner:  
For: PVR-SUPPORT VIDEO DECODING SYSTEM

L E T T E R

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

July 30, 2003

Sir:

Under the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55(a), the applicant(s) hereby claim(s) the right of priority based on the following application(s):

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
KOREA	10-2002-0044961	July 30, 2002

A certified copy of the above-noted application(s) is(are) attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to Deposit Account No. 02-2448 for any additional fee required under 37 C.F.R. §§ 1.16 or 1.17; particularly, extension of time fees.

Respectfully submitted,

BIRCH, STEWART, KOLASCH & BIRCH, LLP

By   
Joseph A. Kolasch, #22,463

JAK/tmr  
0465-1043P

P.O. Box 747  
Falls Church, VA 22040-0747  
(703) 205-8000

Attachment(s)

KIM  
July 30, 2003  
BSKB-LUP  
703-205-8000  
0405-1043P  
1 OF 1



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원 번호 : 10-2002-0044961  
Application Number

출원 년 월 일 : 2002년 07월 30일  
Date of Application JUL 30, 2002

출원인 : 엘지전자 주식회사  
Applicant(s) LG Electronics Inc.



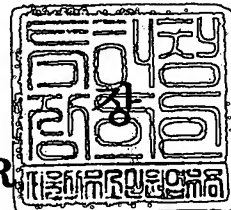
2003 년 07 월 24 일

특

허

청

COMMISSIONER





919980000221



10111010000000000000



0000672000

방식 심사 사관	담 당	심 사 관

【서류명】 특허출원서

【권리구분】 특허

【수신처】 특허청장

【참조번호】 0015

【제출일자】 2002.07.30

【국제특허분류】 H04N

【발명의 국문명칭】 P V R 지원 비디오 디코딩 시스템

【발명의 영문명칭】 System for decoding video with PVR function

【출원인】

【명칭】 엘지전자 주식회사

【출원인코드】 1-2002-012840-3

【대리인】

【성명】 김용인

【대리인코드】 9-1998-000022-1

【포괄위임등록번호】 2002-027000-4

【대리인】

【성명】 심창섭

【대리인코드】 9-1998-000279-9

【포괄위임등록번호】 2002-027001-1

【발명자】

【성명의 국문표기】 김응태

【성명의 영문표기】 KIM,Eung Tae

【주민등록번호】 690315-1173221

【우편번호】 440-200

【주소】 경기도 수원시 장안구 조원동 881 한일타운아파트 118동 2004호

【국적】 KR

【심사청구】 청구

【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다.

대리인

김용인 (인)

대리인

심창섭 (인)

【수수료】

【기본출원료】	20	면	29,000	원
---------	----	---	--------	---

【가산출원료】	22	면	22,000	원
---------	----	---	--------	---

【우선권주장료】	0	건	0	원
----------	---	---	---	---

【심사청구료】	16	항	621,000	원
---------	----	---	---------	---

【합계】			672,000	원
------	--	--	---------	---

【첨부서류】 1. 요약서 · 명세서(도면)\_1통

## 【요약서】

### 【요약】

디지털 비디오 전송분야의 표준안인 MPEG-2 디코더 칩에 PVR 기능을 적용함으로써, 비디오 디코더 칩 내에서 HDD 어플리케이션을 이용한 비디오 저장 및 검색 등의 다양한 고성능의 PVR 서비스를 이용할 수 있고, 또한 2개의 HD급 디스플레이를 동시에 지원할 수 있다. 또한, 제안된 PVR 엔진을 갖는 비디오 디코딩 칩을 통해 저장되는 비디오 TS 비트스트림의 특징을 실시간으로 추출할 수 있을 뿐만 아니라 저장된 비디오 콘텐츠의 재생이나 트릭 재생 등을 훨씬 다양하고 용이하게 수행할 수 있으며, 이를 통해 향상된 비디오 비트스트림의 저장, 검색 기능 및 다양한 영상 서비스를 제공하고, 디지털 비디오 레코더의 부가 가치를 높일 수 있다.

### 【대표도】

도 1

### 【색인어】

PVR 지원, 비디오 디코더

【명세서】

【발명의 명칭】

PVR 지원 비디오 디코딩 시스템(System for decoding video with PVR function)

【도면의 간단한 설명】

도 1은 본 발명에 따른 PVR 지원 비디오 디코딩 시스템의 구성 블록도

도 2는 본 발명에 따른 PVR 지원 비디오 디코딩 시스템에서 TS 비트스트림의 전체 데이터 경로 예를 보인 도면

도 3은 도 1의 VFE 엔진의 일 예를 보인 구성 블록도

도 4는 도 3의 비디오 분석부의 비디오 분석 메카니즘의 일 예를 보인 흐름도

도 5는 도 3의 비디오 분석부에서 DC 영상 정보들을 이용하는 예를 보인 구성 블록도

도 6은 도 1의 VFE 엔진의 인덱스 및 검색 엔진의 상세 예를 보인 구성 블록도

도 7은 도 1의 검색 엔진을 통해 HDD에 저장된 프로그램이 재생되는 예를 보인 도면

도면의 주요부분에 대한 부호의 설명

100 : MPEG 디코딩부

101 : TS 디코딩부

102 : 비디오 디코더

103 : 오디오 디코더

104 : DMA 메모리	105 : 호스트 인터페이스
106 : VDP	107 : PVR 엔진
107a : VFE 엔진	107b : 인덱스 및 검색 엔진
108 : 외부 메모리 인터페이스	109 : IDE 인터페이스
110 : 외부 메모리	111 : HDD
301 : PES 디코더	302 : VLD부
303 : 에러 검출부	304 : 헤더 추출부
305 : DC 추출부	306 : MV 추출부
307 : 비디오 분석부	

#### 【발명의 상세한 설명】

#### 【발명의 목적】

#### 【발명이 속하는 기술분야 및 그 분야의 종래기술】

본 발명은 디지털 TV 또는 디지털 비디오 레코더 응용 분야에 적용하는 PVR(Personal Video Recorder) 지원 MPEG 비디오 디코딩 시스템에 관한 것이다.

디지털 TV등의 가전기기 분야에서 디지털 비디오나 오디오의 저장 및 전송 용량을 줄이기 위해서 MPEG(Moving Picture Experts Group)등과 같은 부호화기를 사용하고 있다. 특히 디지털 TV 및 셋톱박스(STB) 기기에서는 기존의 VTR(Video Tape Recorder)와 같은 아날로그 방식의 저장 형태에서 HDD(Hard Disk Device)와 같은 디지털 저장 매체를 이용한 PVR 장치에 대한 다양한 서비스를 제공하고 있는 추세에 있다. 또한 PIP(Picture In Picture)나 POP(Picture On Picture)등과 같이

두 채널 이상의 TV 입력신호에 대한 처리 기능을 가지는 디지털 TV등에 대한 요구도 늘어나고 있다.

PVR과 관련하여 기존의 방식들을 살펴보면 다음과 같다. 미국 특허 US6,215,526의 출원인 TiVo사가 아날로그 신호를 디지털 인코딩 후 비디오 태깅(tagging)하여 HDD에 저장하는 PVR 장치를 처음 제안하였다. 미국 특허 US6,351,596은 CPU(Central Process Unit)을 기반으로 유저의 선호도에 따라 프로그램을 저장하는 PVR 기기로 VBI(Vertical Blank Interval) 데이터나 코드 블록(code block) 등의 태그된 코드(tagged code)에 따라 씬(scene) 단위의 저장을 특성화하는 방식을 제안하였다. 미국 특허 US6,327,418의 경우는 디지털 데이터를 비디오 세그먼트(video segment), 오디오 세그먼트(audio segment), MPEG 시스템 스트림 등으로 분리해서 캐쉬에 담고 캐쉬 제어(cache control)를 통해 임의의 레이트(rate)로 빠르게 재생할 수 있는 기능을 제안하였다. 미국 특허 US6,324,338의 replay TV의 경우, 유저의 특징들(criteria)에 맞는 TV 프로그램을 저장할 수 있도록 통합 채널 가이드(integrated channel guide)를 이용하는 방식을 제안하였다.

#### 【발명이 이루고자 하는 기술적 과제】

그러나, 상기된 방법들은 일예로, 두개 채널의 고화질 영상을 동시에 보거나, 한 개의 프로그램을 시청하면서 다른 채널에 해당하는 TV 프로그램을 저장하거나, 또는 타임 쉬프트 기능을 통해 저장된 TV 프로그램을 시청한다든지 할때, 여러 가지 형태를 만족하는 각각의 칩들을 따로 만들거나, 조합하여 사용한다.

특히, PVR 칩과 비디오 디코딩 칩은 따로 설계하여 PVR 기능과 비디오 디코



딩 기능을 수행하였다. 이는 시스템 가격의 증가 요인이 되며, 시스템 집적도를 떨어뜨리는 원인이 된다.

본 발명의 목적은 PVR 칩과 비디오 디코딩 칩을 통합하여 하나의 시스템으로 구성함으로써, 시스템 가격 인하 및 시스템 집적도(integration)를 높이는 PVR 지원 비디오 디코딩 시스템을 제공함에 있다.

본 발명의 다른 목적은 2채널의 TV 프로그램 시청 및 PVR 기능을 지원하며, HDD에서 MPEG 비트스트림의 저장 및 검색을 효율적으로 수행하는 PVR 지원 비디오 디코딩 시스템을 제공함에 있다.

#### 【발명의 구성 및 작용】

상기와 같은 목적을 달성하기 위한 본 발명에 따른 PVR 지원 비디오 디코딩 시스템은, 입력되는 트랜스포트(TS) 비트스트림으로부터 비디오 PES를 디코딩하여 출력하는 TS 디코더와, 상기 TS 디코더에서 출력되는 비디오 PES를 원래 화면의 픽셀 값으로 복원하는 비디오 디코더와, 상기 TS 비트스트림을 저장 매체에 저장함과 더불어 상기 비디오 PES로부터 비디오 특징을 추출하여 메타 데이터 형태로 상기 저장 매체에 저장하고, 상기 저장 매체에 저장된 TS 비트 스트림의 검색 및 재생을 지원하는 PVR 엔진이 하나의 MPEG-2 디코더 내에 포함되는 것을 특징으로 한다.

상기 TS 디코더는 유저를 통해 입력되는 선택 신호에 따라 다수개의 채널 신호 및 상기 PVR 엔진으로부터 출력되는 PVR 입력 중 어느 하나를 선택하여 TS 디코딩한 후 비디오 디코더로 출력하는 제 1 TS 디코더와, 유저를 통해 입력되는 선택 신호에 따라 다수개의 채널 신호 중 어느 하나를 선택하여 TS 디코딩한 후 비디오

디코더 및 PVR 엔진으로 출력하는 제 2 TS 디코더로 구성되는 것을 특징으로 한다.

상기 제 2 TS 디코더는 선택된 채널의 TS 비트스트림과 함께 TS 디코딩된 비디오 PES를 상기 PVR 엔진으로 출력하고, 상기 PVR 엔진은 상기 TS 비트스트림은 그대로 상기 저장 매체에 저장하고, 상기 비디오 PES로부터는 비디오 특징들을 추출하여 메타 데이터 형태로 상기 저장 매체에 저장하는 것을 특징으로 한다.

상기 PVR 엔진은 상기 TS 디코더를 통해 출력되는 비디오 PES로부터 에러 정보, 헤더 정보들, 매크로블록 정보를 추출하여 비디오 시퀀스의 특성을 분석한 후 분석 정보를 출력하는 비디오 특징 추출부와, 상기 TS 디코더를 통해 출력되는 TS 비트스트림을 상기 저장 매체에 저장함과 더불어 상기 비디오 특징 추출부에서 추출된 분석 정보들을 상기 저장 매체에 저장하기 위한 인덱스 엔진과, 상기 저장 매체에 저장된 TS 비트스트림 및 분석 정보를 검색하여 디스플레이하기 위한 검색 엔진으로 구성되는 것을 특징으로 한다.

상기 비디오 특징 추출부는 상기 TS 디코더를 통해 출력되는 비디오 PES로부터 ES만을 파싱하는 PES 디코더와, 상기 비디오 ES를 가변 길이 디코딩하는 가변 길이 디코더와, 상기 가변 길이 디코더의 출력으로부터 현재 비디오 ES의 신택스 에러 및 비트 스트림 에러에 대한 정보를 검출하는 에러 검출부와, 상기 가변 길이 디코더의 출력으로부터 비디오 시퀀스 내의 헤더 정보들을 추출하는 헤더 추출부와, 상기 가변 길이 디코더의 출력으로부터 매크로 블록 내의 DC 성분들을 추출하는 DC 추출부와, 상기 가변 길이 디코더에서 출력되는 움직임 벡터의 디코딩을 통해 각 매크로 블록의 해당 움직임 벡터 정보들을 추출하는 MV 추출부와, 상기 각

부에서 검출된 에러, 헤더, DC, MV 정보를 분석하여 썸네일 영상 생성 및 썸 전환 여부를 판별한 후 분석된 정보와 함께 인덱스 및 검색 엔진으로 출력하는 비디오 분석부로 구성되는 것을 특징으로 한다.

상기 TS 디코더는 TS 비트 스트림의 에러를 검출하여 에러 지시 신호를 출력하며, 상기 비디오 분석부는 상기 에러 검출부의 출력과 상기 에러 지시 신호를 통해 에러의 성질을 확인한 후 에러의 성질에 따라 비디오 특징 추출부의 내부 버퍼와 레지스터 값을 리셋하거나 다음 번 슬라이스나 시퀀스들을 찾도록 제어하는 것을 특징으로 한다.

상기 비디오 분석부는 상기 헤더 추출부로부터 추출된 픽처 코딩 타입이 I 픽처인 경우, I 픽처의 DC 성분들로부터 프레임 차와 DC 히스토그램을 구하여 썸 전환을 판별하고, 썸네일 영상을 생성하는 것을 특징으로 한다.

상기 비디오 분석부는 상기 헤더 추출부로부터 추출된 픽처 코딩 타입이 I 픽처인 경우, 상기 DC 추출부에서 추출된 DC 성분들을 저장하기 위한 메모리를 구비하며, 상기 메모리에는 매크로 블록에 포함되는 4개의 휘도 블록 중 어느 하나의 휘도 블록에 대한 DC 값 또는 상기 DC값들에 대한 평균값과 Cb,Cr 블록에 대한 DC 값을 저장하는 것을 특징으로 한다.

상기 비디오 분석부는 상기 DC 히스토그램 정보로부터 영상내 밝기를 추정하여 다크 스크린으로 판별되면 썸네일 영상을 생성하지 않는 것을 특징으로 한다.

상기 비디오 분석부는 다크 스크린이 아니라고 판별되면 입력되는 비트 스트림이 필드 픽처인 경우, 상기 메모리에 저장된 DC 값의 수평 라인 중복을 통해 썸

네일 영상을 생성하고, 프레임 픽처라고 판단되면 상기 메모리에 저장된 DC 값을 그대로 이용하여 썸네일 영상을 생성하는 것을 특징으로 한다.

상기 비디오 분석부는 상기 헤더 추출부로부터 추출된 픽처 코딩 타입이 P픽처인 경우, 정수 펄 단위의 포워드 움직임 벡터에 대한 히스토그램 정보와 매크로 블록 타입에 대한 히스토그램 정보를 추출하여 쉐 변환 판별 및 P 픽처 내 오브젝트의 움직임 양을 추정하는 것을 특징으로 한다.

상기 비디오 분석부는 상기 헤더 추출부로부터 추출된 픽처 코딩 타입이 B픽처인 경우, 매크로 블록 타입에 대한 히스토그램 정보만을 추출하여 B 픽처내의 오브젝트의 움직임 영역을 추정하는 것을 특징으로 한다.

상기 인덱스 엔진은 상기 비디오 분석부로부터 출력되는 각 분석 정보들을 메타 데이터 형태로 상기 저장 매체에 저장함과 더불어, 상기 TS 디코더를 통해 출력되는 TS 비트 스트림에 타임 스탬프를 부가한 후 스캔램블링하여 저장 매체에 저장하는 것을 특징으로 한다.

상기 검색 엔진은 상기 저장 매체로부터 TS 비트 스트림을 읽어 와 타임 스탬프를 제거하고 디스캔램블링한 후 상기 TS 디코더로 출력하는 것을 특징으로 한다.

본 발명에 따른 PVR 지원 비디오 디코딩 시스템은, 다수개의 채널 신호 및 HDD로부터 출력되는 PVR 입력 중 어느 하나를 선택하고, 선택된 신호의 TS 비트 스트림으로부터 비디오 PES를 디코딩하여 출력하는 제 1 TS 디코더와, 다수개의 채널 신호 중 어느 하나를 선택하고, 선택된 신호의 TS 비트스트림으로부터 비디오 PES

를 디코딩하여 상기 TS 비트 스트림과 함께 출력하는 제 2 TS 디코더와, 상기 제 1, 제 2 TS 디코더에서 출력되는 비디오 PES를 가변 길이 디코딩(VLD)한 후 역양자화(IQ) 과정, 역 이산 코사인 변환(IDCT) 과정, 및 움직임 보상(MC) 과정을 거쳐 원래 화면의 픽셀 값으로 복원하는 비디오 디코더와, 상기 제 2 TS 디코더를 통해 출력되는 비디오 PES로부터 에러 정보, 헤더 정보들, 매크로블록 정보를 추출하여 비디오 시퀀스의 특성을 분석한 후 분석 정보를 출력하는 비디오 특징 추출부와, 상기 제 2 TS 디코더를 통해 출력되는 TS 비트스트림을 상기 HDD에 저장함과 더불어 상기 비디오 특징 추출부에서 추출된 분석 정보들을 상기 HDD에 저장하기 위한 인덱스 엔진과, 상기 HDD에 저장된 TS 비트스트림을 읽어 와 상기 제 1 TS 디코더로 출력함과 동시에 상기 HDD에 저장된 분석 정보를 검색하여 재생 및 트릭 재생을 제어하는 검색 엔진과, 상기 인덱스/검색 엔진과 HDD와의 데이터 및 제어 신호 입/출력을 제어하는 IDE 인터페이스부가 하나의 MPEG-2 디코딩부 칩내에 포함되어 구성되는 것을 특징으로 한다.

본 발명에 따른 PVR 지원 비디오 디코딩 시스템은, 유저의 요구에 의해 상기 제 1, 제 2 TS 디코더에 채널 선택 신호를 출력하는 채널 선택부를 더 포함하며, 상기 채널 선택부에서 출력되는 채널 선택 신호를 이용하여 제 1, 제 2 TS 디코더의 입력 경로를 제어하여 하나의 채널에 대해 실시간 시청이 가능한 싱글 디스플레이, 타임 쉬프트된 TS 비트스트림의 시청, 한 채널의 프로그램을 시청하면서 다른 채널의 프로그램을 상기 HDD에 저장하는 watch&record, 하나의 화면에서 두 개의 채널의 동시 시청이 가능한 듀얼 디스플레이가 가능한 것을 특징으로 한다.

본 발명의 다른 목적, 특징 및 잇점들은 첨부한 도면을 참조한 실시예들의 상세한 설명을 통해 명백해질 것이다.

이하, 첨부된 도면을 참조하여 본 발명의 실시예의 구성과 그 작용을 설명하며, 도면에 도시되고 또 이것에 의해서 설명되는 본 발명의 구성과 작용은 적어도 하나의 실시예로서 설명되는 것이며, 이것에 의해서 상기한 본 발명의 기술적 사상과 그 핵심 구성 및 작용이 제한되지는 않는다.

도 1은 본 발명에 따른 PVR 기능을 지원하는 비디오 디코딩 시스템의 구성 블록도로서, PVR 기능을 지원하는 MPEG-2 디코딩부(100)와 외부 메모리(110) 그리고, HDD(111)로 구성된다.

상기 MPEG-2 디코딩부(100)는 2개의 트랜스포트(transport ; TS) 디코더(101), 비디오 디코더(102), 오디오 디코더(103), 비디오 디스플레이 프로세서(video display processor ; VDP)(106), HDD(111)에 저장 및 검색 기능을 지원하기 위한 PVR 엔진(107), 상기 MPEG-2 디코딩부(100)와 외부 메모리(110)와의 제어 신호 및 데이터 입/출력을 제어하는 외부 메모리 인터페이스(108), 및 상기 MPEG-2 디코딩부(100)와 HDD(111)와의 제어 신호 및 데이터 입/출력을 제어하는 IDE(Integrated Drive Electronics 또는, Enhanced Integrated Drive Electronics(EIDE)) 인터페이스(109)로 구성된다.

상기 IDE 인터페이스(109)는 하드디스크 드라이브를 퍼스널 컴퓨터(PC)에 연결시키는 인터페이스 기술로서, 대부분의 PC에서 IDE 인터페이스를 이용해 HDD, CD 롬 드라이브, 테이프 드라이브 등의 대용량 저장장치를 연결한다. 본 발명에서는

비디오 디코딩 칩 내의 PVR 엔진(107)과 HDD(111)를 연결시키기 위해 사용한다.

상기 외부 메모리(110)는 동기식 디램(SDRAM) 또는 DDR(double data rate) SDRAM을 사용할 수 있다.

여기서, 미언급된 부호 104는 DMA(Direct Memory Access) 메모리부이며, 부호 105는 호스트 인터페이스이다.

상기 PVR 엔진(107)은 상기 2개의 TS 디코더(101)를 통해 출력되는 비디오에 대한 특징을 추출하는 비디오 특징 추출부(video feature extractor ; VFE)(107a), HDD(111)에 저장 및 검색을 위한 인덱스 및 검색 엔진(107b)으로 구성된다. 상기 인덱스 엔진은 비디오 스트림 저장시 저장 위치와 관련되며, 검색 엔진은 저장된 비트스트림을 검색하여 디스플레이하기 위한 것이다.

이와 같이 구성된 본 발명은 TS 디코더(101)를 두 개만 사용하면서 HD급 비디오의 디스플레이 및 워치&기록(watch&record)기능과 같이 여러 가지 다양한 서비스를 제공하며, 이후에 상세히 설명한다.

상기 2개의 TS 디코더(101)는 동일한 구성 및 작용을 하며, 그 중 하나에 대해서 설명하면 TS 디코더는 외부 메모리 인터페이스(108)를 통해 입력되는 MPEG-2 TS 비트 스트림 중 원하는 채널의 PID(program ID)에 맞춰 데이터 및 오디오와 비디오의 PES(packetized elementary stream)를 디코딩한다.

즉, 전송되어온 MPEG-2 비디오와 오디오 그리고, 데이터 비트 스트림은 다중화되어 있으므로, 트랜스포트 디코더(101)에서 MPEG-2 비디오 PES와 오디오 PES 그리고, 데이터 PES로 분리된다. 그리고, 분리된 비디오 PES는 비디오 디코더(102)에

서 디코딩되고, 오디오 PES는 오디오 디코더(103)에서 디코딩된 후 화면이나 스피커로 출력된다. 이때, 비디오의 경우는 VDP(video display processor)(106)를 통해서 화면에 디스플레이된다. 즉, 상기 VDP(106)는 각종 입/출력 디스플레이 포맷 변환(display format conversion), OSD(On Screen Display) 및 그래픽(Graphic) 등에 해당하는 기능을 지원한다.

그리고, 호스트 인터페이스(105)는 외부 CPU(도시되지 않음)에 의해 MPEG-2 디코딩부(100)에 제어 및 기능 지원을 수행한다.

또한, 본 발명의 PVR 엔진(107)은 외부 CPU의 제어에 의해 IDE(또는 EIDE) 인터페이스(109)를 통해 TS 비트 스트림을 HDD(111)에 읽고 쓰기가 가능하다. 그리고, HDD(111)에 저장된 TS 비트 스트림을 원하는 시간에 검색 및 다양한 트릭 재생(trick play)의 지원이 가능하다.

도 2는 2개의 TS 디코더(101)와 호스트 인터페이스 및 믹스를 이용하여 2개의 HD급 비디오의 동시 디스플레이 및 Watch & Record 기능 등과 같은 다양한 서비스를 하기 위한 TS 비트 스트림의 데이터 경로를 나타내고 있다.

도 2를 보면, 호스트의 제어에 의해 채널 선택 신호를 출력하는 채널 선택부(201), 상기 채널 선택부(201)의 채널 선택 신호(S2,S1)에 따라 다수개의 입력 중 어느 하나를 선택하여 TS 디코딩하는 믹스를 포함한 제 1 TS 디코더(202), 상기 채널 선택부(201)의 채널 선택 신호(S0)에 따라 다수개의 입력 중 어느 하나를 선택하여 TS 디코딩하는 믹스를 포함한 제 2 TS 디코더(203), 상기 제 1, 제 2 TS 디코더(202,203)로부터 출력되는 비디오 및 오디오 PES를 입력받아 각각 비디오



및 오디오 디코딩한 후 디스플레이부와 스피커로 출력하는 오디오/비디오(A/V) 디코더(204), 및 상기 제 2 TS 디코더(203)의 출력을 입력받아 HDD(206)에 저장 및 검색을 수행하고, HDD(206)로부터 읽어온 PVR 데이터를 상기 제 1 TS 디코더(202)로 출력하는 PVR 엔진(205)으로 구성된다. 여기서, 상기 PVR 엔진(205)은 도 1의 PVR 엔진(107)과 동일하고, HDD(206)은 도 1의 HDD(111)와 동일한 것이고, A/V 디코더(204)는 각각 비디오 디코더(102)와 오디오 디코더(103)에 해당되며, 제 1, 제 2 TS 디코더(202,203)는 도 1의 TS 디코더(101)에 해당되는데, 부호만 달리 하고 있다.

도 2는 일 실시예로, 제 1 TS 디코더(202)는 두 개의 채널 신호와 PVR 엔진(205)을 통해 PVR 데이터를 입력받고, 제 2 TS 디코더(203)는 두 개의 채널 신호를 입력받는 것으로 하였으나, 다른 실시예로 제 2 TS 디코더(203)에서 PVR 데이터를 입력받을 수도 있으며, 또한 설계자에 의해 또 다른 실시예도 가능하므로 상기 예로 제시한 것에 제한되지 않을 것이다.

여기서, 상기 두 개의 채널 신호는 HD급 TS 비트 스트림을 의미하며, 동시에 제 1, 제 2 TS 디코더(202,203)로 입력된다. 그리고, 호스트는 채널 선택부(201)의 3개의 입력 선택 비트들(input selection bit)(S2,S1,S0)을 이용하여 입력 경로를 바꾸어 줌으로써 하기의 표 1과 같이 다양한 서비스를 제공할 수 있다. 이때, 제 2 TS 디코더(203)는 상기 채널 선택 신호에 의해 선택된 채널 신호에 대해 두 종류의 데이터 즉, 비디오 PES와 비디오 TS를 PVR 엔진(205)으로 출력한다. 상기 PVR 엔진(205)은 비디오 PES로부터는 비디오 특징들을 추출하여 메타 정보로서

HDD(206)에 저장하고, 상기 비디오 TS는 바로 HDD(206)에 저장된다.

도 2의 경우 기본적으로 비디오 디코더는 2개까지의 HD급 비디오를 재생 가능하다고 가정한다. 최근의 반도체 프로세스 발달에 따라 칩 내부의 동작 주파수를 166MHz까지 높일 수 있을 뿐만 아니라 외부 메모리(110)도 DDR SDRAM과 같이 높은 메모리 대역폭을 얻을 수가 있다. 결국, 외부 메모리(110)로 162MHz의 DDR 메모리를 사용할 경우 2개의 HD급 비디오 디코딩이 가능해 진다.

【표 1】

호스트 선택에 의한 다양한 디스플레이 서비스 형태

TYPE	S2	S1	S0	비디오 디스플레이		PVR		Note
				1	2	ON	OFF	
1	0	0	0	Ch#0		Ch#0		single display
2	0	1	1	Ch#1		Ch#1		single display
3	1	0	0	PVR		Ch#0		time shift
4	1	0	1	PVR		Ch#1		time shift
5	0	0	1	Ch#0		Ch#1		watch & record
6	0	1	0	Ch#1		Ch#0		watch & record
7	0	0	1	Ch#0	Ch#1		Ch#1	dual display
8	0	1	0	Ch#1	Ch#0		Ch#0	dual display

상기 표 1에서 TYPE 1-2의 경우는 싱글 비디오 디코딩(single video decoding) 및 디스플레이에 해당한다. 즉, 원하는 채널의 TS 비트 스트림을 HDD(206)에 저장 없이 실시간으로 시청하는 경우이다. TYPE-1의 경우는 채널 0의 프로그램을 실시간 시청하는 경우이고, TYPE-2의 경우는 채널 1의 프로그램을 실시간 시청하는 경우이다. 또한, 같은 채널의 프로그램을 실시간으로 시청함과 동시에 HDD(206)에 저장할 수도 있다.

TYPE 3-4는 타임 쉬프트(time shift)된 TS 비트 스트림을 시청하는 경우로 시청자가 일정시간 후에 HDD에 기록된 프로그램을 재생하여 볼 수 있다. 또한 이전

에 기록된 프로그램의 경우도 재생 가능하다. TYPE-3의 경우는 채널 0의 프로그램을, TYPE-4의 경우는 채널 1의 프로그램을 타임 쉬프트하여 볼 수 있다.

TYPE 5-6은 PVR 기능 중 watch & record 기능으로 현재 TV 프로그램을 시청하면서 다른 채널의 프로그램을 녹화할 수 있는 기능이다. 즉, TYPE-5의 경우는 채널 0의 TS 비트 스트림을 실시간으로 시청하면서, 채널 1의 TS 비트 스트림을 HDD(206)에 저장하는 경우이고, TYPE-6의 경우는 채널 1의 프로그램을 시청하면서, 채널 0의 프로그램을 HDD(206)에 저장하는 경우이다.

TYPE 7-8은 PVR 기능, 즉 TS 비트 스트림의 저장 및 검색을 중단하고 입력되는 두개 경로의 프로그램을 실시간으로 시청하려는 경우이다. 도 2에서 보는 바와 같이 제 1, 제 2 TS 디코더(202,203)에서 출력되는 오디오/비디오 PES가 A/V 디코더(204)로 입력되어진다. 이때 입력 포맷은 PES 형태이며, 더블 스크린(double screen)등의 형태나 PIP 형태로 디스플레이된다. 이때, 제 2 TS 디코더(203)를 통해 선택된 채널의 프로그램에 대해서는 시청과 동시에 HDD(206)에 저장할 수도 있다.

결국, 도 2에서 보듯이 2개의 TS 디코더의 입력단의 경로를 3비트의 선택 신호(S2,S1,S0)를 이용하여 제어함으로써, 2개의 TS 디코더만을 가지고도 다양한 서비스를 제공할 수 있다.

도 3은 TS 디코더(101)를 통해 TS 비트 스트림을 HDD(111)에 저장하기 위한 PVR 엔진(107)의 상세 블록도로서, VFE 엔진(107a)과 인덱스 및 검색 엔진(107b)으로 구성된다.

상기 TS 디코더(101)로부터 입력되는 비디오 PES를 디코딩하여 비디오 화면의 특징을 추출하는 상기 VFE 엔진(107a)은, 비디오 PES로부터 ES만을 파싱하는 PES 디코더(301), 상기 비디오 ES를 가변 길이 디코딩하는 VLD(Variable Length Decoder)(302), 상기 VLD(302)의 출력으로부터 에러를 검출하는 에러 검출부(303), 상기 VLD(302)의 출력으로부터 헤더를 추출하는 헤더 추출부(304), 상기 VLD(302)의 출력으로부터 DC를 추출하는 DC 추출부(305), 상기 VLD(302)의 출력으로부터 움직임 벡터(MV)를 추출하는 MV 추출부(306), 상기 각 부에서 검출된 에러, 헤더, DC, MV 정보를 분석하여 썸네일 영상 생성 및 썸 전환 여부를 판별하고, 분석된 정보와 함께 인덱스 및 검색 엔진(107b)으로 출력하는 비디오 분석부(307)로 구성된다.

이와 같이 구성된 VFE 엔진(107a)은 비디오 콘텐츠(content)에 대한 특징을 추출하여 빠른 재생(fast forward), 역재생(reverse play), 샷 검출(shot detection), 썸 세그멘테이션(scene segmentation), 인텔리전트 재생(intelligent playback)등을 지원하기 위한 정보로 사용된다. 또한 썸네일(thumbnail) 영상을 생성(generation)하여 비디오 시퀀스에 대표하는 영상을 표현해 주는데 사용 가능하다.

이러한 VFE 엔진(107a)의 동작을 살펴보면, 먼저 TS 디코더(101)에서 TS 비트 스트림을 디코딩하여 비디오 PES의 형태로 VFE 엔진(107a)의 PES 디코더(301)로 전송한다. 그러면, 상기 PES 디코더(301)는 비디오 PES로부터 비디오 ES(elementary stream)를 파싱하여 VLD(302)로 출력한다. 상기 VLD(302)는 입력되

는 비디오 ES를 가변 길이 디코딩하여 에러 검출부(303), 헤더 추출부(304), DC 추출부(305), 및 MV 추출부(306)로 출력하여 MPEG 시퀀스 내의 헤더 정보들(예, sequence\_header, picture\_header)과 매크로 블록(macroblock) 정보들(예, DC, 움직임 벡터 정보)을 추출하여 비디오 시퀀스의 특성을 분석한다.

즉, 상기 헤더 추출부(304)는 비디오 시퀀스 내의 헤더 정보들 중 영상의 크기 정보, 비트 레이트(bit\_rate), 프레임 레이트(frame\_rate), 순차 시퀀스(progressive\_sequence), 픽처 코딩 타입(picture\_coding\_type), 시간 참조(temporal\_reference), 순차 프레임(progressive\_frame), 매크로 블록 유형(macroblock type), 움직임 정보(motion information ; mc\_type) 등에 대한 정보(parameter)들을 추출하여 비디오 분석부(307)로 출력한다.

상기 DC 추출부(305)의 경우는 매크로 블록내의 DC 성분들, 즉, 휘도(luminance)의 경우는 4개의 DC 성분, 색차(chrominance ; Cb,Cr)의 경우는 2개의 DC 성분을 추출하여 비디오 분석부(307)로 출력한다. 이때, 썸네일 영상 생성 등에 이용하기 위해서 매크로 블록 내의 4개의 휘도 블록에 대해서는 대표 DC값 또는 평균 DC값 1개, 색차(Cb, Cr)에 대해서는 각각 DC값 1개를 추출하여 출력할 수도 있다.

상기 MV 추출부(306)는 움직임 벡터 디코딩을 통해 각 매크로 블록의 해당 움직임 벡터 정보들을 추출한 후 비디오 분석부(307)로 출력한다. 이때 하프 펠(half-pel) 움직임을 제외한 정수 펠(integer-pel) 단위의 움직임 벡터만을 추출해 낸다. 그리고, P 픽처에 대해서는 포워드 움직임 벡터 정보만을 추출한다.

한편, 상기 에러 검출부(303)는 현재 비디오 ES의 신덱스 에러 및 비트 스트림 에러에 대한 정보를 검출한다. 이때, TS 비트 스트림의 에러는 TS 디코더(101)가 검출하여 error\_indicator 신호를 보내주므로 에러 검출부(303)와 인덱스 및 검색 엔진(107b)은 상기 TS 비트 스트림의 에러를 알게 된다. 결국, 비디오 분석부(307)는 에러가 검출되면 에러의 성질에 따라 VFE 엔진(107a)의 내부 버퍼와 레지스터 값을 리셋하거나 다음 번 슬라이스(slice)나 시퀀스들을 찾도록 제어하게 된다.

또한, 에러 발생시 인덱스 및 검색 엔진(107b)에서 잘못된 비트스트림이 HDD(111)에 저장되지 않도록 제어를 해주므로, HDD(111)에는 정상적인 TS 비트 스트림만이 저장되게 된다. 이때, 상기 인덱스 및 검색 엔진(107b)은 에러가 생긴 부분에 대한 시간 정보를 메타 데이터(meta data) 형태로 변환하여 DB(Database) 관리해줄도록 한다.

예를 들면, 한 TS 패킷(packet)에 에러가 발생하면, 다음 번 슬라이스에 대한 정보 즉, TP 패킷이나 시퀀스 시작 코드가 들어있는 TS 패킷부터 저장할 수 있도록 제어가 가능하다. 이와 같이 시퀀스 단위로 저장시에는 에러 발생된 TS 패킷부터 다음 번 시퀀스 시작 코드를 갖는 TS 패킷의 이전 패킷들을 저장하지 않도록 제어가 가능하다.

도 4는 상기 비디오 분석부(307)의 비디오 분석 메카니즘(video analysis mechanism)에 대한 흐름도로서, 씬 세그멘테이션(scene segmentation) 및 썸네일(thumbnail) 영상을 생성하는 예를 보이고 있다. 즉, 상기 헤더 추출부(304)

로부터 얻은 픽처 코딩 타입(picture\_coding\_type)에 따라 각 픽처의 다른 특성들을 추출하여 썸 세그멘테이션에 이용한다(401).

먼저, I 픽처(402)의 DC 영상은 두 I 픽처간의 프레임 차(frame difference)(403), 썸네일 영상(404), DC 히스토그램(405)의 형태로 데이터를 처리한다. 그리고, 상기 프레임 차와 DC 히스토그램을 이용하여 썸 전환을 검출할 수 있고(406), 또한 상기 DC 히스토그램으로 블랭크를 체크하여 썸네일 영상 생성 유무를 결정할 수 있다(407). 만일 블랭크라고 판단되면 썸네일 영상을 생성하지 않으며(408), 블랭크가 아니라고 판단되면 현재 입력되는 픽처가 필드 픽처인지를 체크한다(409). 필드 픽처라고 판단되면 상기 추출된 DC 값의 수평 라인 중복을 통해 썸네일 영상을 생성하고(410), 프레임 픽처라고 판단되면 상기 추출된 DC 값을 그대로 이용하여 썸네일 영상을 생성한다(411).

한편, P 픽처(412)로부터는 움직임 벡터 히스토그램과 매크로 블록 타입 히스토그램을 만들고(413,416), B 픽처(415)로부터는 매크로 블록 타입 히스토그램만을 만든 후(단계 416), 현재 입력되는 프레임이 얼마나 빠른지, 느린지, 정지인지 등을 확인한다(414). 그리고, 그에 대한 정보를 인덱싱 및 검색을 위해 썸 세그멘테이션(417)으로 출력한다.

전술된 내용을 다시 상세히 설명하면, I 픽처의 경우는 움직임 정보가 없으므로 매크로 블록의 DC값만을 이용하여 영상 특성을 추출하게 된다.

도 5는 비디오 분석부(307)에서 DC 정보를 얻는 방식을 설명하고 있다. 우선 매크로 블록의 DC 성분들만을 메모리에 저장한다. 즉, DC 추출부(305)에서 n번째

HDD(206)에 저장하고, 상기 비디오 TS는 바로 HDD(206)에 저장된다.

도 2의 경우 기본적으로 비디오 디코더는 2개까지의 HD급 비디오를 재생 가능하다고 가정한다. 최근의 반도체 프로세스 발달에 따라 칩 내부의 동작 주파수를 166MHz까지 높일 수 있을 뿐만 아니라 외부 메모리(110)도 DDR SDRAM과 같이 높은 메모리 대역폭을 얻을 수가 있다. 결국, 외부 메모리(110)로 162MHz의 DDR 메모리를 사용할 경우 2개의 HD급 비디오 디코딩이 가능해 진다.

【표 1】

호스트 선택에 의한 다양한 디스플레이 서비스 형태

TYPE	S2	S1	S0	비디오 디스플레이		PVR		Note
				1	2	ON	OFF	
1	0	0	0	Ch#0		Ch#0		single display
2	0	1	1	Ch#1		Ch#1		single display
3	1	0	0	PVR		Ch#0		time shift
4	1	0	1	PVR		Ch#1		time shift
5	0	0	1	Ch#0		Ch#1		watch & record
6	0	1	0	Ch#1		Ch#0		watch & record
7	0	0	1	Ch#0	Ch#1		Ch#1	dual display
8	0	1	0	Ch#1	Ch#0		Ch#0	dual display

상기 표 1에서 TYPE 1-2의 경우는 싱글 비디오 디코딩(single video decoding) 및 디스플레이에 해당한다. 즉, 원하는 채널의 TS 비트 스트림을 HDD(206)에 저장 없이 실시간으로 시청하는 경우이다. TYPE-1의 경우는 채널 0의 프로그램을 실시간 시청하는 경우이고, TYPE-2의 경우는 채널 1의 프로그램을 실시간 시청하는 경우이다. 또한, 같은 채널의 프로그램을 실시간으로 시청함과 동시에 HDD(206)에 저장할 수도 있다.

TYPE 3-4는 타임 쉬프트(time shift)된 TS 비트 스트림을 시청하는 경우로 시청자가 일정시간 후에 HDD에 기록된 프로그램을 재생하여 볼 수 있다. 또한 이전



에 기록된 프로그램의 경우도 재생 가능하다. TYPE-3의 경우는 채널 0의 프로그램을, TYPE-4의 경우는 채널 1의 프로그램을 타임 쉬프트하여 볼 수 있다.

TYPE 5-6은 PVR 기능 중 watch & record 기능으로 현재 TV 프로그램을 시청하면서 다른 채널의 프로그램을 녹화할 수 있는 기능이다. 즉, TYPE-5의 경우는 채널 0의 TS 비트 스트림을 실시간으로 시청하면서, 채널 1의 TS 비트 스트림을 HDD(206)에 저장하는 경우이고, TYPE-6의 경우는 채널 1의 프로그램을 시청하면서, 채널 0의 프로그램을 HDD(206)에 저장하는 경우이다.

TYPE 7-8은 PVR 기능, 즉 TS 비트 스트림의 저장 및 검색을 중단하고 입력되는 두개 경로의 프로그램을 실시간으로 시청하려는 경우이다. 도 2에서 보는 바와 같이 제 1, 제 2 TS 디코더(202,203)에서 출력되는 오디오/비디오 PES가 A/V 디코더(204)로 입력되어진다. 이때 입력 포맷은 PES 형태이며, 더블 스크린(double screen)등의 형태나 PIP 형태로 디스플레이된다. 이때, 제 2 TS 디코더(203)를 통해 선택된 채널의 프로그램에 대해서는 시청과 동시에 HDD(206)에 저장할 수도 있다.

결국, 도 2에서 보듯이 2개의 TS 디코더의 입력단의 경로를 3비트의 선택 신호(S2,S1,S0)를 이용하여 제어함으로써, 2개의 TS 디코더만을 가지고도 다양한 서비스를 제공할 수 있다.

도 3은 TS 디코더(101)를 통해 TS 비트 스트림을 HDD(111)에 저장하기 위한 PVR 엔진(107)의 상세 블록도로서, VFE 엔진(107a)과 인덱스 및 검색 엔진(107b)으로 구성된다.

상기 TS 디코더(101)로부터 입력되는 비디오 PES를 디코딩하여 비디오 화면의 특징을 추출하는 상기 VFE 엔진(107a)은, 비디오 PES로부터 ES만을 파싱하는 PES 디코더(301), 상기 비디오 ES를 가변 길이 디코딩하는 VLD(Variable Length Decoder)(302), 상기 VLD(302)의 출력으로부터 에러를 검출하는 에러 검출부(303), 상기 VLD(302)의 출력으로부터 헤더를 추출하는 헤더 추출부(304), 상기 VLD(302)의 출력으로부터 DC를 추출하는 DC 추출부(305), 상기 VLD(302)의 출력으로부터 움직임 벡터(MV)를 추출하는 MV 추출부(306), 상기 각 부에서 검출된 에러, 헤더, DC, MV 정보를 분석하여 썸네일 영상 생성 및 썸 전환 여부를 판별하고, 분석된 정보와 함께 인덱스 및 검색 엔진(107b)으로 출력하는 비디오 분석부(307)로 구성된다.

이와 같이 구성된 VFE 엔진(107a)은 비디오 콘텐츠(content)에 대한 특징을 추출하여 빠른 재생(fast forward), 역재생(reverse play), 샷 검출(shot detection), 썸 세그멘테이션(scene segmentation), 인텔리전트 재생(intelligent playback)등을 지원하기 위한 정보로 사용된다. 또한 썸네일(thumbnail) 영상을 생성(generation)하여 비디오 시퀀스에 대표하는 영상을 표현해 주는데 사용 가능하다.

이러한 VFE 엔진(107a)의 동작을 살펴보면, 먼저 TS 디코더(101)에서 TS 비트 스트림을 디코딩하여 비디오 PES의 형태로 VFE 엔진(107a)의 PES 디코더(301)로 전송한다. 그러면, 상기 PES 디코더(301)는 비디오 PES로부터 비디오 ES(elementary stream)를 파싱하여 VLD(302)로 출력한다. 상기 VLD(302)는 입력되

는 비디오 ES를 가변 길이 디코딩하여 에러 검출부(303), 헤더 추출부(304), DC 추출부(305), 및 MV 추출부(306)로 출력하여 MPEG 시퀀스 내의 헤더 정보들(예, sequence\_header, picture\_header)과 매크로 블록(macroblock) 정보들(예, DC, 움직임 벡터 정보)을 추출하여 비디오 시퀀스의 특성을 분석한다.

즉, 상기 헤더 추출부(304)는 비디오 시퀀스 내의 헤더 정보들 중 영상의 크기 정보, 비트 레이트(bit\_rate), 프레임 레이트(frame\_rate), 순차 시퀀스(progressive\_sequence), 픽처 코딩 타입(picture\_coding\_type), 시간 참조(temporal\_reference), 순차 프레임(progressive\_frame), 매크로 블록 유형(macroblock type), 움직임 정보(motion information ; mc\_type) 등에 대한 정보(parameter)들을 추출하여 비디오 분석부(307)로 출력한다.

상기 DC 추출부(305)의 경우는 매크로 블록내의 DC 성분들, 즉, 휘도(luminance)의 경우는 4개의 DC 성분, 색차(chrominance ; Cb,Cr)의 경우는 2개의 DC 성분을 추출하여 비디오 분석부(307)로 출력한다. 이때, 썸네일 영상 생성 등에 이용하기 위해서 매크로 블록 내의 4개의 휘도 블록에 대해서는 대표 DC값 또는 평균 DC값 1개, 색차(Cb, Cr)에 대해서는 각각 DC값 1개를 추출하여 출력할 수도 있다.

상기 MV 추출부(306)는 움직임 벡터 디코딩을 통해 각 매크로 블록의 해당 움직임 벡터 정보들을 추출한 후 비디오 분석부(307)로 출력한다. 이때 하프 펠(half-pel) 움직임을 제외한 정수 펠(integer-pel) 단위의 움직임 벡터만을 추출해 낸다. 그리고, P 픽처에 대해서는 포워드 움직임 벡터 정보만을 추출한다.

한편, 상기 에러 검출부(303)는 현재 비디오 ES의 신택스 에러 및 비트 스트림 에러에 대한 정보를 검출한다. 이때, TS 비트 스트림의 에러는 TS 디코더(101)가 검출하여 error\_indicator 신호를 보내주므로 에러 검출부(303)와 인덱스 및 검색 엔진(107b)은 상기 TS 비트 스트림의 에러를 알게 된다. 결국, 비디오 분석부(307)는 에러가 검출되면 에러의 성질에 따라 VFE 엔진(107a)의 내부 버퍼와 레지스터 값을 리셋하거나 다음 번 슬라이스(slice)나 시퀀스들을 찾도록 제어하게 된다.

또한, 에러 발생시 인덱스 및 검색 엔진(107b)에서 잘못된 비트스트림이 HDD(111)에 저장되지 않도록 제어를 해주므로, HDD(111)에는 정상적인 TS 비트 스트림만이 저장되게 된다. 이때, 상기 인덱스 및 검색 엔진(107b)은 에러가 생긴 부분에 대한 시간 정보를 메타 데이터(meta data) 형태로 변환하여 DB(Database) 관리해줄도록 한다.

예를 들면, 한 TS 패킷(packet)에 에러가 발생하면, 다음 번 슬라이스에 대한 정보 즉, TP 패킷이나 시퀀스 시작 코드가 들어있는 TS 패킷부터 저장할 수 있도록 제어가 가능하다. 이와 같이 시퀀스 단위로 저장시에는 에러 발생된 TS 패킷부터 다음 번 시퀀스 시작 코드를 갖는 TS 패킷의 이전 패킷들을 저장하지 않도록 제어가 가능하다.

도 4는 상기 비디오 분석부(307)의 비디오 분석 메카니즘(video analysis mechanism)에 대한 흐름도로서, 씬 세그멘테이션(scene segmentation) 및 썸네일(thumbnail) 영상을 생성하는 예를 보이고 있다. 즉, 상기 헤더 추출부(304)

로부터 얻은 픽처 코딩 타입(picture\_coding\_type)에 따라 각 픽처의 다른 특성들을 추출하여 썸 세그멘테이션에 이용한다(401).

먼저, I 픽처(402)의 DC 영상은 두 I 픽처간의 프레임 차(frame difference)(403), 썸네일 영상(404), DC 히스토그램(405)의 형태로 데이터를 처리한다. 그리고, 상기 프레임 차와 DC 히스토그램을 이용하여 썸 전환을 검출할 수 있고(406), 또한 상기 DC 히스토그램으로 블랭크를 체크하여 썸네일 영상 생성 유무를 결정할 수 있다(407). 만일 블랭크라고 판단되면 썸네일 영상을 생성하지 않으며(408), 블랭크가 아니라고 판단되면 현재 입력되는 픽처가 필드 픽처인지를 체크한다(409). 필드 픽처라고 판단되면 상기 추출된 DC 값의 수평 라인 중복을 통해 썸네일 영상을 생성하고(410), 프레임 픽처라고 판단되면 상기 추출된 DC 값을 그대로 이용하여 썸네일 영상을 생성한다(411).

한편, P 픽처(412)로부터는 움직임 벡터 히스토그램과 매크로 블록 타입 히스토그램을 만들고(413, 416), B 픽처(415)로부터는 매크로 블록 타입 히스토그램만을 만든 후(단계 416), 현재 입력되는 프레임이 얼마나 빠른지, 느린지, 정지인지 등을 확인한다(414). 그리고, 그에 대한 정보를 인덱싱 및 검색을 위해 썸 세그멘테이션(417)으로 출력한다.

전술된 내용을 다시 상세히 설명하면, I 픽처의 경우는 움직임 정보가 없으므로 매크로 블록의 DC값만을 이용하여 영상 특성을 추출하게 된다.

도 5는 비디오 분석부(307)에서 DC 정보를 얻는 방식을 설명하고 있다. 우선 매크로 블록의 DC 성분들만을 메모리에 저장한다. 즉, DC 추출부(305)에서 n번째

I-프레임의 DC값이 입력된다면, 제 1 메모리(501)에 저장되어 있던 (n-1)번째 I-프레임의 DC 값은 제 2 메모리(502)에 저장되고, 제 1 메모리(501)에는 현재 입력되는 n번째 I-프레임의 DC값이 저장된다.

1920x1080의 영상을 예를 들어 저장되는 DC 영상(image)을 살펴보면, 매크로 블록당 휘도(Y)는 4개의 DC값, 색차(C)는 Cb,Cr 각각 하나씩 총 2개의 DC 값을 갖는다. 이때, 전체 영상 즉, 프레임의 매크로 블록수는 8160(120 x 68)개가 존재한다. 그러므로, 한 프레임에 해당하는 DC 영상의 총 비트수는  $120 \times 68 \times 6 = 48960$  바이트이다. 이는 많은 메모리 용량을 요구하고, 프레임 차(frame difference) 계산시 많은 계산량을 요구한다.

그러므로, 본 발명에서는 상기 제 1, 제 2 메모리(501,502)에 DC 값을 저장할 때 매크로 블록당 3개의 DC값만 저장한다. 즉, 매크로 블록당 Y=1개, Cb=1개, Cr=1개로 모두 3개의 DC 값을 저장함으로써, 메모리 량과 계산량을 줄일 수 있다. 이때, 휘도의 경우 매크로 블록 내에 존재하는 4개의 DC 값들의 평균을 취하여 하나의 DC 값을 생성한 후 저장할 수도 있고, 4개의 DC 값들 중 어느 하나를 선택하여 저장할 수도 있다.

이렇게 하면, 한 프레임에 대한 DC 영상의 총 비트수는 24480 바이트가 필요하다. 여기서, 상기 DC 영상은 I 픽처에 한해서 만들어지며, 이를 썸네일 영상으로 이용하게 된다. 즉, 현재 저장되고 있는 TS 비트 스트림에 대한 로고나 대표 영상을 화면에 디스플레이할 때 이용하게 된다.

이렇게 만들어진 DC 영상간의 절대 차의 합을 감산기(504)에서 구하고, 이를

프레임 차(frame difference)라 한다.

상기 프레임 차는 이후 씬 전환(scene change) 검출 등에 이용하게 된다. 즉, 상기 프레임 차가 기 설정된 일정치를 넘는 경우 씬 전환이 있다고 판단할 수 있다.

또한 DC 영상의 경우 영상 내 밝기나 색차에 대한 정보를 얻기 위해 DC 히스토그램을 얻는다. 이때, DC 히스토그램을 얻기 위한 버퍼의 크기를 줄이기 위해 히스토그램 카운터(504)에서 양자화( $\Delta$ )를 통해 히스토그램 빈을 줄인다. 예를 들면, 입력 픽셀 범위(pixel range)는 0~255인데  $\Delta$ 를 30으로 셋팅하게 되면, 히스토그램 빈수를 9개로 줄일 수 있다.

그리고, 다크 스크린 결정부(505)에서는 이렇게 해서 얻은 영상내 DC 히스토그램 정보 즉, DC 히스토그램 분포도를 이용하여 영상내 밝기를 추정한다. 즉, 히스토그램 빈이 대부분 0 근처의 픽셀 값들로 나타나는 경우, 다크 스크린(dark screen)에 가까우므로 이런 영상들의 썸네일 영상은 아무런 의미를 주지 못하게 된다.

따라서, 비디오 시퀀스의 대표 영상(예를 들면, 썸네일 영상)이 다크 스크린으로 나타내어지는 문제를 해결하기 위해, 상기 다크 스크린 결정부(505)에서는 다크 스크린으로 판별된 DC 영상들은 블랭킹 영상이라는 지시 신호(blanking indicator)를 출력하여 썸네일 영상을 생성하지 않도록 한다.

한편, 블랭킹 영상이 아닐 경우에는 썸네일 영상을 생성할 수 있는데, 이때 필드 픽처와 프레임 픽처간의 크기가 반정도 차이가 난다. MPEG 비디오 시퀀스 내

에 필드 픽처와 프레임 픽처가 공존하므로 이때마다 썸네일 영상의 크기가 변하므로 실제 응용(application)에서 사용하기 힘들다. 이런 문제점을 해결하기 위해, 본 발명에서는 필드 픽처의 경우 수평 라인(horizontal line)에 대해서 DC값을 중복(duplicate)해서 프레임 픽처로 만들면서 썸네일 영상을 생성한다. 이로 인해, 한 시퀀스 내에서 일정한 크기의 대표 영상들을 유지할 수 있도록 해준다.

그리고, 상기 히스토그램 카운터(504)에서 출력되는 DC 히스토그램 빈과 감산기(503)에서 출력되는 프레임 차를 이용하여 썸 변환을 검출한다. 즉, 프레임 차가 기 설정된 일정치 이상인 경우나 칼라 히스토그램간의 차이 값이 기 설정된 일정치 이상인 경우에 생기는 하드 컷(hard cut) 현상이나 썸 변화들을 정밀하게 검출할 수 있게 된다.

또한, P 픽처의 경우는 포워드 움직임 벡터에 대한 히스토그램 정보와 MBT (macroblock type)에 대한 히스토그램 정보를 추출하여 썸 변환 판별에 이용한다. 즉, P 픽처의 경우 정수 펄 단위의 움직임 벡터로부터 MV 히스토그램을 추출한다. 또한, 상기 MV 히스토그램과 MBT 히스토그램 정보를 이용하여 P 픽처 내 오브젝트의 움직임 양을 추정할 수 있다. 즉, MV에 대한 크기 정보는 영상내 오브젝트(object)의 변화가 큰지 안 큰지를 체크할 수 있게 된다. 이때 적은 오브젝트의 빠른 움직임이나 아니면 큰 오브젝트의 적은 움직임이나 등등의 여러 불확실성을 제거하기 위해 MBT의 히스토그램을 같이 이용하여 전체 영상의 움직임 변화를 추출한다.

그리고, B 픽처의 경우는 양방향(bi-directional) MV의 저장에 따른 메모리



증가 때문에 MBT의 히스토그램만을 추출한다. 결국 B 픽처의 경우는 움직임의 양을 정확히는 판단할 수 없으나, 영상내 움직임 영역이 어떻게 되는지에 대한 정보를 얻을 수 있게 된다. 즉, 상기 MBT 히스토그램을 이용하여 B 픽처내의 오브젝트의 움직임 영역을 추정할 수 있다.

상기와 같이 I, B, P 픽처들로부터 얻어진 비디오 정보들은 HDD(111)에 저장되며, 이를 통해 CPU에서 HDD(111)에 저장된 TS 비트스트림의 트릭 재생등에 이용되어, 비디오 샷(shot) 단위로 디스플레이하거나, 스포츠에서 골 넣은 장면들만을 편집해서 재생하거나, 뉴스에서 키가 되는 핵심 장면들만을 선택하여 디스플레이할 수 있는 등 다양한 서비스를 제공하여 준다.

본 발명은 이러한 서비스를 쉽고 빠르게 해 줄 수 있는 PVR 엔진에 대한 하드웨어를 제공하여 준다.

한편, 도 6은 인덱스 및 검색 엔진(107b)에 대한 동작 과정을 블록으로 나타낸 것이다.

이때, 입력된 TS 비트 스트림이 HDD(111)에 저장되는 경로는 인덱스 엔진에서 수행되며 다음과 같다.

먼저, TS 디코더(101)에서 출력되는 TS 비트 스트림은 FIFO(First Input First Output)부(601a)에 저장된 후 다운로드 제어부(601b)로 출력된다. 상기 다운로드 제어부(601b)는 상기 FIFO부(601a)에서 읽어 온 TS 패킷 앞에 타임 스탬프를 붙인다. 동시에 TS 패킷의 개수를 카운트하여 HDD(111)에 저장시 몇 개의 TS 패킷이 저장되고 그 안에 시퀀스 시작이나 어떤 픽처들이 있는지에 대한 메타

데이터(meta data) 정보를 HDD(111)에 저장한다. 이때, 상기 HDD(111)에 상기 타임 스탬프가 붙은 TS 비트스트림 및 메타 데이터 정보를 저장시 복사 방지(copy protection)를 위해 스크램블부(601c)에서 상기 타임 스탬프가 붙은 TS 스트림 및 메타 데이터 정보를 스크램블시킨 후 FIFO부(601d)와 IDE 인터페이스(109)를 통해 HDD(111)에 저장한다.

이와 같이 비디오 신호를 HDD(111)에 저장시 TS 비트스트림 형태로 저장하며, 이때 저장되는 TS 비트스트림에는 TS 패킷 앞에 타임 스탬프가 붙고, 또한 복사 방지를 위해 스크램블링된 후 저장된다.

한편, HDD(111)에 저장된 TS 비트스트림을 읽는 순서는 상기 다운로드 과정의 역순으로 이루어지며, 검색 엔진에서 수행된다. 우선 타임 스탬프된(time-stamped) TS 비트스트림을 HDD(111)로부터 읽어서 FIFO부(603a)에 저장한다. 그리고 업로드(upload) 제어부(603b)는 유저의 동작에 따라 업로드 속도를 조절하게 되며, TS 패킷 앞에 붙은 타임 스탬프를 제거한다. 즉, 상기 업로드 제어부(603b)는 유저가 저장된 프로그램의 트릭 재생(trick play)과 일반 재생(playback)을 선택함에 따라 HDD(111)로부터 TS 비트스트림의 읽는 속도에 따른 버퍼 제어를 담당하게 된다.

그리고, 상기 업로드 제어부(603b)에서 타임 스탬프가 제거된 TS 패킷은 디스크램블부(603c)에서 디스크램블되어 원래의 TS 패킷으로 바뀐다. 상기 디스크램블부(603c)에서 디스크램블된 TS 비트 스트림은 FIFO부(603d)를 통해 TS 디코더(101)로 입력된다.

도 7은 상기 HDD(111)에 저장된 TS 비트 스트림을 상기 PVR 엔진(107)의 검색 엔진에 의해 검색하여 디스플레이해 주는 경로를 나타내고 있다.

즉, 사용자가 타임 쉬프트 기능이나 저장된 비트스트림의 재생(즉, 일반 재생 또는 트릭 재생)을 선택하면, 호스트 프로세서는 HDD(111)내 일정 위치로부터 TS 비트스트림을 읽어서 IDE 인터페이스(110)를 통해 인덱스/검색 엔진(107b)으로 전송한다. 그러면, 상기 TS 비트스트림은 도 6의 FIFO부(603a), 업로드 제어부(603b), 디스크램블부(603c), 및 FIFO부(603d)를 순차적으로 거친 후 TS 디코더(101)로 입력된다.

상기 TS 디코더(101)는 상기 TS 비트스트림을 패킷화된 요소 스트림(PES)으로 디코딩하여 비디오 디코더(102)로 출력한다.

상기 비디오 디코더(102)는 일반적인 MPEG-2 비디오 디코더로서, PES 디코더(701), VLD(702), 역양자화(IQ)부(703), 역이산여현변환(IDCT)부(704), 가산기(705), 메모리(706), 및 움직임 보상부(707)로 구성된다.

즉, 상기 PES 디코더(701)는 입력되는 비디오 PES로부터 비디오 ES를 파싱하여 VLD(702)로 출력한다. 상기 VLD(702)는 입력되는 비디오 ES를 가변 길이 디코딩하여 움직임 벡터(MV), 양자화값, DCT 계수로 분리한 후 움직임 벡터는 움직임 보상부(707)로 출력하고, DCT 계수 및 양자화 값은 IQ부(703)로 출력한다.

상기 IQ부(703)는 입력되는 양자화값에 따라 DCT 계수를 역 양자화한 후 IDCT부(704)로 출력하고, 상기 IDCT부(704)는 역 양자화된 DCT 계수에 대해 IDCT를 수행하여 가산기(705)로 출력한다.

한편, 상기 움직임 보상부(707)는 상기 움직임 벡터와 프레임 메모리(706)에 저장된 이전 프레임을 이용하여 현재의 픽셀값에 대한 움직임 보상을 수행한 후 가산기(705)로 출력한다. 상기 가산기(705)는 IDCT된 값과 움직임 보상된 값을 더하여 최종 픽셀값인 완전한 영상으로 복원한 후 디스플레이를 위해 출력한다.

이때, CPU는 상기 HDD(111)에 저장된 프로그램에 대한 프로그램 가이드를 VDP(106)를 통해 화면에 표시할 수도 있다.

또한, 상기 CPU는 TS 디코더(101)로부터 얻은 EPG(electronic program guide)와 VFE, 인덱스 엔진으로부터 얻은 비디오 특징(feature)들에 대한 자료를 메타 데이터(meta data) 형태로 가공하여 HDD(111)에 저장할 수도 있다.

그리고, 썸네일 영상의 경우, CPU가 HDD(111) 내의 일정공간에 비디오 시퀀스에 대한 썸네일 영상들을 저장한 후, 프로그램 가이드를 표시할 때 소프트웨어(S/W)에서 같이 가공하여 디스플레이해 준다.

이와 같이, 본 발명은 사용자가 원하는 프로그램의 TS 비트 스트림을 HDD에 저장하고, 저장되는 콘텐츠의 내용을 PVR 엔진등을 통해 얻음으로써 향상된 PVR 기능을 지원할 수 있다.

#### 【발명의 효과】

이상에서와 같이 본 발명에 따른 PVR 지원 비디오 디코딩 시스템에 의하면, 디지털 비디오 전송분야의 표준안인 MPEG-2 디코더 칩에 PVR 기능을 적용함으로써, 비디오 디코더 칩 내에서 HDD 어플리케이션을 이용한 비디오 저장 및 검색등의 다양한 고성능의 PVR 서비스를 이용할 수 있고, 또한 2개의 HD급 디스플레이를 동시

에 지원할 수 있다.

그리고, 제안된 PVR 엔진을 갖는 비디오 디코딩 칩을 통해 저장되는 비디오 TS 비트스트림의 특징을 실시간으로 추출할 수 있을 뿐만 아니라 저장된 비디오 콘텐츠의 재생이나 트릭 재생 등을 훨씬 다양하고 용이하게 수행할 수 있게 된다. 이를 통해 향상된 비디오 비트스트림의 저장, 검색 기능 및 다양한 영상 서비스를 제공하고, 디지털 비디오 레코더의 부가 가치를 높일 수 있다.

본 발명은 디지털 TV나 디지털 비디오 레코더 응용 분야에 필수적인 원천 기술로서 HDD를 이용한 비디오 콘텐츠 저장 및 검색에 대한 고 성능 디지털 비디오 디코더 및 타 회사의 디지털 TV와의 기술 경쟁력 강화 등의 큰 효과를 얻을 수 있다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다.

따라서, 본 발명의 기술적 범위는 실시예에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의하여 정해져야 한다.

【특허청구범위】

【청구항 1】

입력되는 트랜스포트(TS) 비트스트림으로부터 비디오 PES를 디코딩하여 출력하는 TS 디코더;

상기 TS 디코더에서 출력되는 비디오 PES를 원래 화면의 픽셀 값으로 복원하는 비디오 디코더; 그리고

상기 TS 비트스트림을 저장 매체에 저장함과 더불어 상기 비디오 PES로부터 비디오 특징을 추출하여 메타 데이터 형태로 상기 저장 매체에 저장하고, 상기 저장 매체에 저장된 TS 비트 스트림의 검색 및 재생을 지원하는 PVR 엔진이 하나의 MPEG-2 디코더 내에 포함되는 것을 특징으로 하는 PVR 지원 비디오 디코딩 시스템.

【청구항 2】

제 1 항에 있어서, 상기 TS 디코더는

유저를 통해 입력되는 선택 신호에 따라 다수개의 채널 신호 및 상기 PVR 엔진으로부터 출력되는 PVR 입력 중 어느 하나를 선택하여 TS 디코딩한 후 비디오 디코더로 출력하는 제 1 TS 디코더와,

유저를 통해 입력되는 선택 신호에 따라 다수개의 채널 신호 중 어느 하나를 선택하여 TS 디코딩한 후 비디오 디코더 및 PVR 엔진으로 출력하는 제-2 TS 디코더로 구성되는 것을 특징으로 하는 PVR 지원 비디오 디코딩 시스템.

【청구항 3】

제 2 항에 있어서,

상기 제 2 TS 디코더는 선택된 채널의 TS 비트스트림과 함께 TS 디코딩된 비디오 PES를 상기 PVR 엔진으로 출력하고,

상기 PVR 엔진은 상기 TS 비트스트림은 그대로 상기 저장 매체에 저장하고, 상기 비디오 PES로부터는 비디오 특징들을 추출하여 메타 데이터 형태로 상기 저장 매체에 저장하는 것을 특징으로 하는 PVR 지원 비디오 디코딩 시스템.

#### 【청구항 4】

제 1 항에 있어서, 상기 PVR 엔진은

상기 TS 디코더를 통해 출력되는 비디오 PES로부터 에러 정보, 헤더 정보들, 매크로블록 정보를 추출하여 비디오 시퀀스의 특성을 분석한 후 분석 정보를 출력하는 비디오 특징 추출부와,

상기 TS 디코더를 통해 출력되는 TS 비트스트림을 상기 저장 매체에 저장함과 더불어 상기 비디오 특징 추출부에서 추출된 분석 정보들을 상기 저장 매체에 저장하기 위한 인덱스 엔진과,

상기 저장 매체에 저장된 TS 비트스트림 및 분석 정보를 검색하여 디스플레이하기 위한 검색 엔진으로 구성되는 것을 특징으로 하는 PVR 지원 비디오 디코딩 시스템.

#### 【청구항 5】

제 4 항에 있어서, 상기 비디오 특징 추출부는

상기 TS 디코더를 통해 출력되는 비디오 PES로부터 ES만을 파싱하는 PES 디코더와,

상기 비디오 ES를 가변 길이 디코딩하는 가변 길이 디코더와,

상기 가변 길이 디코더의 출력으로부터 현재 비디오 ES의 신택스 에러 및 비트 스트림 에러에 대한 정보를 검출하는 에러 검출부와,

상기 가변 길이 디코더의 출력으로부터 비디오 시퀀스 내의 헤더 정보들을 추출하는 헤더 추출부와,

상기 가변 길이 디코더의 출력으로부터 매크로 블록 내의 DC 성분들을 추출하는 DC 추출부와,

상기 가변 길이 디코더에서 출력되는 움직임 벡터의 디코딩을 통해 각 매크로 블록의 해당 움직임 벡터 정보들을 추출하는 MV 추출부와,

상기 각 부에서 검출된 에러, 헤더, DC, MV 정보를 분석하여 썸네일 영상 생성 및 썸 전환 여부를 판별한 후 분석된 정보와 함께 인덱스 및 검색 엔진으로 출력하는 비디오 분석부로 구성되는 것을 특징으로 하는 PVR 지원 비디오 디코딩 시스템.

#### 【청구항 6】

제 5 항에 있어서,

상기 TS 디코더는 TS 비트 스트림의 에러를 검출하여 에러 지시 신호를 출력하며,

상기 비디오 분석부는 상기 에러 검출부의 출력과 상기 에러 지시 신호를 통해 에러의 성질을 확인한 후 에러의 성질에 따라 비디오 특징 추출부의 내부 버퍼와 레지스터 값을 리셋하거나 다음 번 슬라이스나 시퀀스들을 찾도록 제어하는 것



을 특징으로 하는 PVR 지원 비디오 디코딩 시스템.

【청구항 7】

제 6 항에 있어서, 상기 인덱스 엔진은

상기 에러 검출부의 출력과 상기 에러 지시 신호를 통해 에러가 검출되면 잘못된 TS 비트스트림이 상기 저장 매체에 저장되지 않도록 제어하며, 또한 에러가 생긴 부분에 대한 시간 정보를 메타 데이터 형태로 변환하여 상기 저장 매체에 저장하는 것을 특징으로 하는 PVR 지원 비디오 디코딩 시스템.

【청구항 8】

제 5 항에 있어서, 상기 비디오 분석부는

상기 헤더 추출부로부터 추출된 픽처 코딩 타입이 I픽처인 경우, I 픽처의 DC 성분들로부터 프레임 차와 DC 히스토그램을 구하여 쉼 전환을 판별하고, 썸네일 영상을 생성하는 것을 특징으로 하는 PVR 지원 비디오 디코딩 시스템.

【청구항 9】

제 8 항에 있어서, 상기 비디오 분석부는

상기 헤더 추출부로부터 추출된 픽처 코딩 타입이 I 픽처인 경우, 상기 DC 추출부에서 추출된 DC 성분들을 저장하기 위한 메모리를 구비하며,

상기 메모리에는 매크로 블록에 포함되는 4개의 휘도 블록 중 어느 하나의 휘도 블록에 대한 DC 값과 Cb,Cr 블록에 대한 DC값을 저장하는 것을 특징으로 하는 PVR 지원 비디오 디코딩 시스템.

【청구항 10】

제 8 항에 있어서, 상기 비디오 분석부는

상기 DC 히스토그램 정보로부터 영상내 밝기를 추정하여 다크 스크린으로 판별되면 썸네일 영상을 생성하지 않고, 다크 스크린이 아니라고 판별되면 입력되는 비트 스트림이 필드 픽처인 경우, 상기 메모리에 저장된 DC 값의 수평 라인 중복을 통해 썸네일 영상을 생성하고, 프레임 픽처라고 판단되면 상기 메모리에 저장된 DC 값을 그대로 이용하여 썸네일 영상을 생성하는 것을 특징으로 하는 PVR 지원 비디오 디코딩 시스템.

【청구항 11】

제 5 항에 있어서, 상기 비디오 분석부는

상기 헤더 추출부로부터 추출된 픽처 코딩 타입이 P픽처인 경우,

정수 펄 단위의 포워드 움직임 벡터에 대한 히스토그램 정보와 매크로 블록 타입에 대한 히스토그램 정보를 추출하여 쉐 변환 판별 및 P 픽처 내 오브젝트의 움직임 양을 추정하는 것을 특징으로 하는 PVR 지원 비디오 디코딩 시스템.

【청구항 12】

제 5 항에 있어서, 상기 비디오 분석부는

상기 헤더 추출부로부터 추출된 픽처 코딩 타입이 B픽처인 경우,

매크로 블록 타입에 대한 히스토그램 정보만을 추출하여 B 픽처내의 오브젝트의 움직임 영역을 추정하는 것을 특징으로 하는 PVR 지원 비디오 디코딩 시스템.

【청구항 13】

제 4 항에 있어서, 상기 인덱스 엔진은

상기 비디오 분석부로부터 출력되는 각 분석 정보들을 메타 데이터 형태로 상기 저장 매체에 저장함과 더불어, 상기 TS 디코더를 통해 출력되는 TS 비트 스트림에 타임 스탬프를 부가한 후 스크램블링하여 저장 매체에 저장하는 것을 특징으로 하는 PVR 지원 비디오 디코딩 시스템.

【청구항 14】

제 4 항에 있어서, 상기 검색 엔진은

상기 저장 매체로부터 TS 비트 스트림을 읽어 와 타임 스탬프를 제거하고 디스크램블링한 후 상기 TS 디코더로 출력하는 한편, 상기 저장 매체에 저장된 메타 데이터들로부터 빠른 재생, 역 재생, 샷 검출, 씬 세그멘테이션, 인텔리전트 재생, 썸네일 영상 디스플레이를 지원하고,

이때 상기 TS 디코더는 상기 검색 엔진에서 출력되는 TS 비트 스트림으로부터 비디오 PES를 파싱하여 비디오 디코더로 출력하는 것을 특징으로 하는 PVR 지원 비디오 디코딩 시스템.

【청구항 15】

HDD를 구비한 디지털 TV 수신기의 비디오 디코딩 시스템에 있어서,

다수개의 채널 신호 및 상기 HDD로부터 출력되는 PVR 입력 중 어느 하나를 선택하고, 선택된 신호의 TS 비트 스트림으로부터 비디오 PES를 디코딩하여 출력하는 제 1 TS 디코더;

다수개의 채널 신호 중 어느 하나를 선택하고, 선택된 신호의 TS 비트스트림으로부터 비디오 PES를 디코딩하여 상기 TS 비트 스트림과 함께 출력하는 제 2 TS

디코더;

상기 제 1, 제 2 TS 디코더에서 출력되는 비디오 PES를 가변 길이 디코딩(VLD)한 후 역양자화(IQ) 과정, 역 이산 코사인 변환(IDCT) 과정, 및 움직임 보상(MC) 과정을 거쳐 원래 화면의 픽셀 값으로 복원하는 비디오 디코더;

상기 제 2 TS 디코더를 통해 출력되는 비디오 PES로부터 에러 정보, 헤더 정보들, 매크로블록 정보를 추출하여 비디오 시퀀스의 특성을 분석한 후 분석 정보를 출력하는 비디오 특징 추출부;

상기 제 2 TS 디코더를 통해 출력되는 TS 비트스트림을 상기 HDD에 저장함과 더불어 상기 비디오 특징 추출부에서 추출된 분석 정보들을 상기 HDD에 저장하기 위한 인덱스 엔진;

상기 HDD에 저장된 TS 비트스트림을 읽어 와 상기 제 1 TS 디코더로 출력함과 동시에 상기 HDD에 저장된 분석 정보를 검색하여 재생 및 트릭 재생을 제어하는 검색 엔진; 그리고

상기 인덱스/검색 엔진과 HDD와의 데이터 및 제어 신호 입/출력을 제어하는 IDE 인터페이스부가 하나의 MPEG-2 디코더 내에 포함되어 구성되는 것을 특징으로 하는 PVR 지원 비디오 디코딩 시스템.

#### 【청구항 16】

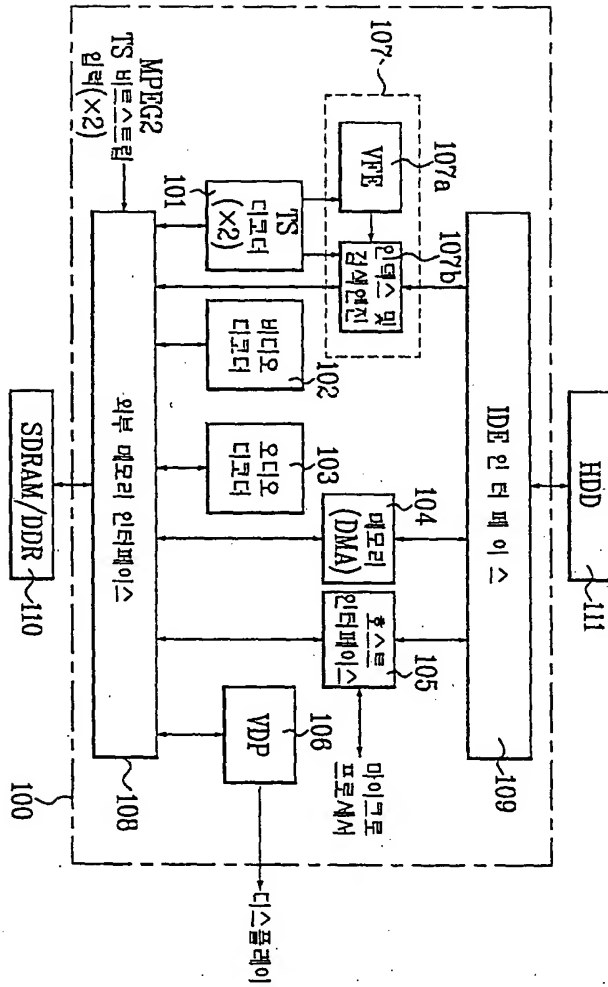
제 15 항에 있어서,

유저의 요구에 의해 상기 제 1, 제 2 TS 디코더에 채널 선택 신호를 출력하는 채널 선택부를 더 포함하며, 상기 채널 선택부에서 출력되는 채널 선택 신호를

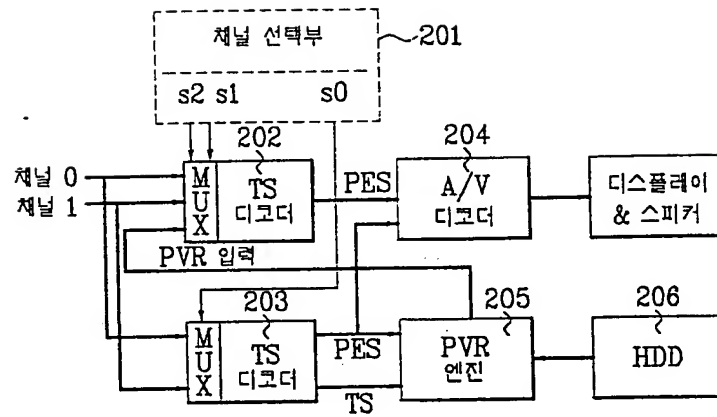
이용하여 제 1, 제 2 TS 디코더의 입력 경로를 제어하여 하나의 채널에 대해 실시간 시청이 가능한 싱글 디스플레이, 타임 쉬프트된 TS 비트스트림의 시청, 한 채널의 프로그램을 시청하면서 다른 채널의 프로그램을 상기 HDD에 저장하는 watch&record, 하나의 화면에서 두 개의 채널의 동시 시청이 가능한 듀얼 디스플레이가 가능한 것을 특징으로 하는 PVR 지원 비디오 디코딩 시스템.

【도면】

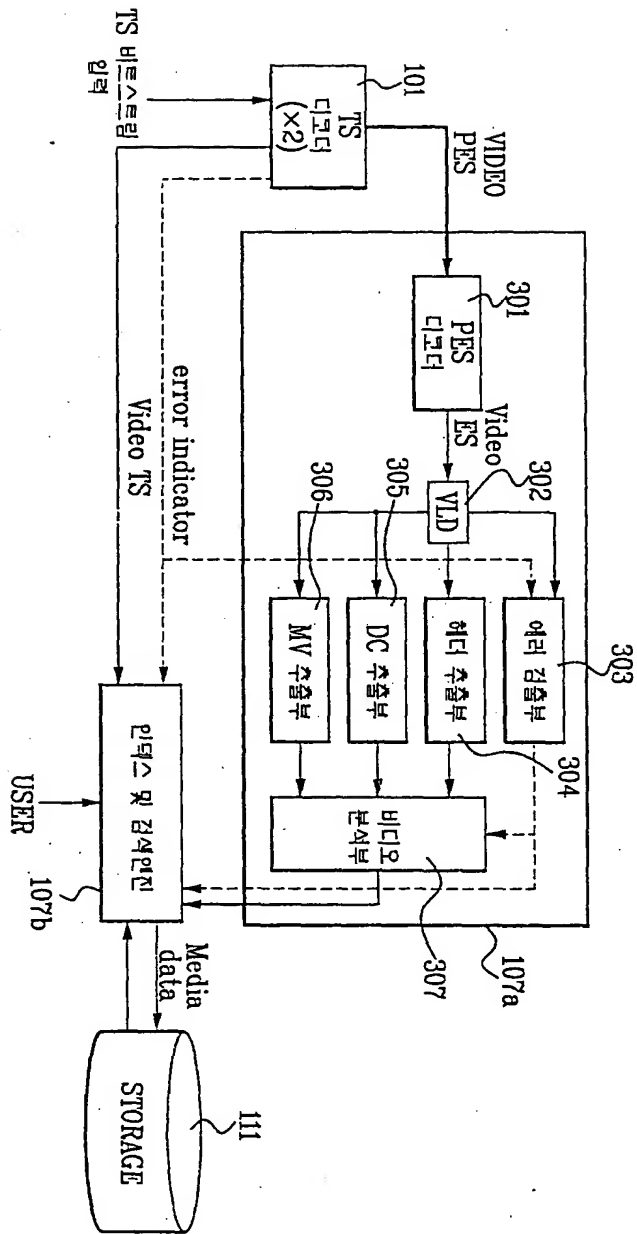
【도 1】



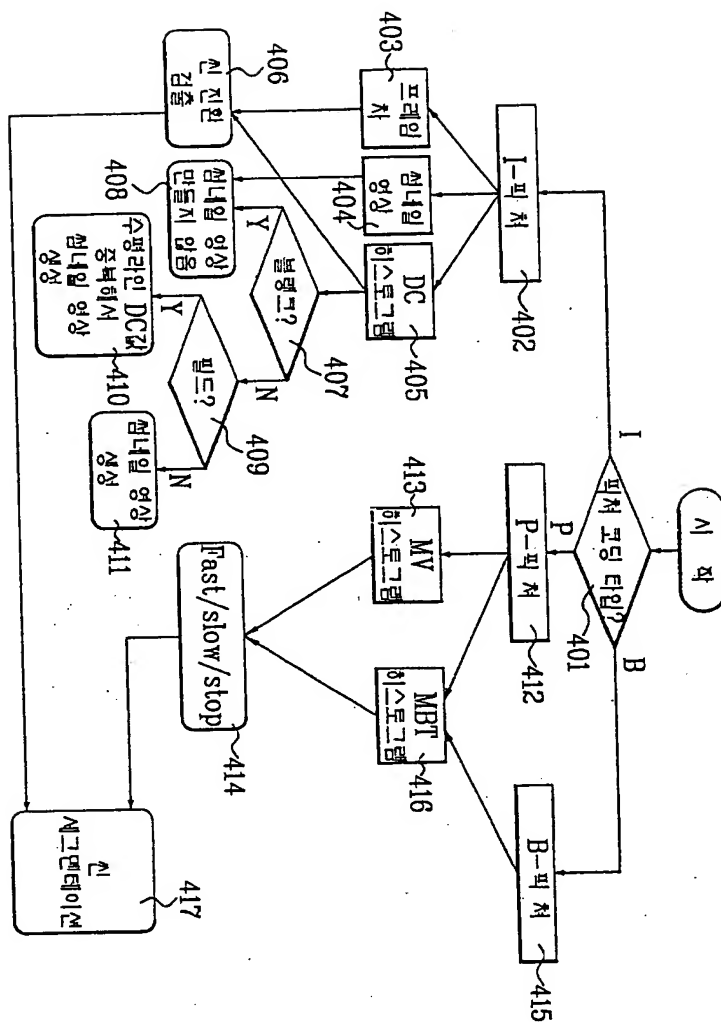
【도 2】



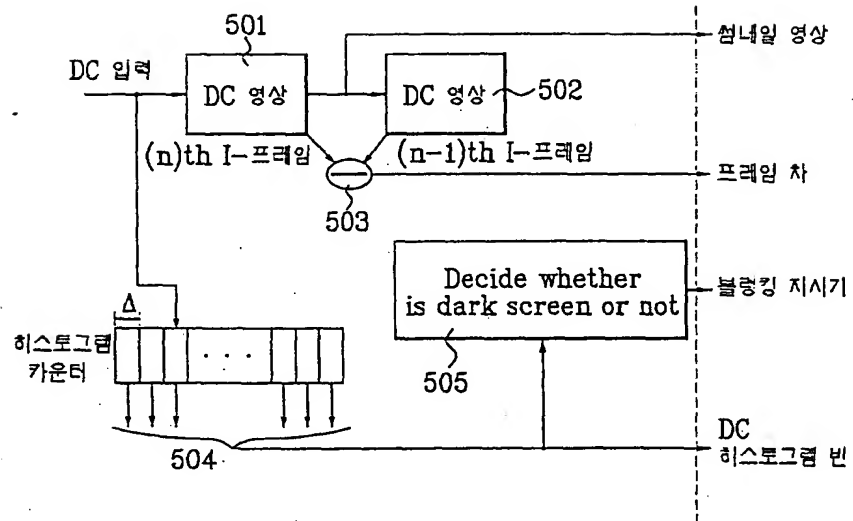
【도 3】



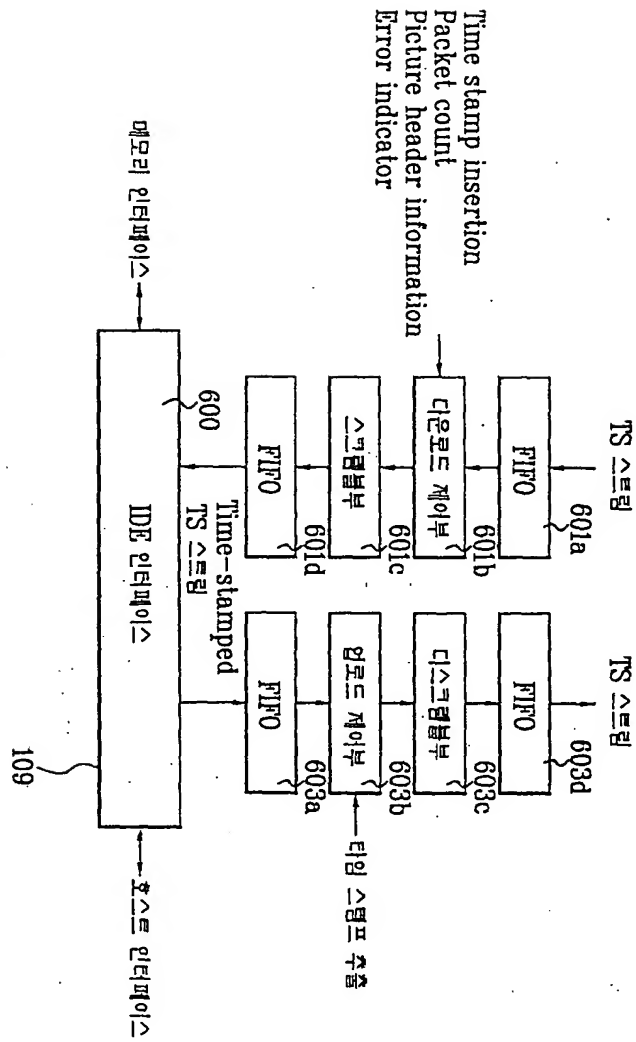




【도 5】



【도 6】



【도 7】

